

基于 GPS 驯服钟的高频信号源的实现

唐 静, 董慧鑫, 汪宇龙, 李良诚, 杨董行健

(武汉理工大学信息工程学院, 武汉 430070)

摘要: 介绍一种基于 GPS 驯服钟的新型高频信号源。以 GPS 驯服钟输出的高稳定频率信号作为基准, 并通过 5×5 的谐波倍频和 2×2 的乘法倍频将 10 MHz 的基准时钟信号倍频至 1 GHz 作为 AD9910 参考时钟, 再通过 MCU 对 AD9910 的频率控制, 实现了 50~200 MHz 的高稳可控高频信号源系统, 测试结果理想。

关键词: 信号与信息处理; 50~200 MHz 高频信号源; GPS 驯服钟; AD9910; 倍频链电路

中图分类号: TN74 **文献标识码:** A **文章编号:** 1674-2850(2017)10-1151-06

Realization of high frequency signal source based on GPS taming clock

TANG Jing, DONG Huixin, WANG Yulong, LI Liangcheng, YANG Dongxingjian

(School of Information Engineering, Wuhan University of Technology, Wuhan 430070, China)

Abstract: This paper introduces a new high frequency signal source based on GPS taming clock. Adopting the high-stability frequency signal of GPS taming clock as the reference benchmark, the standard 10 MHz signal is multiplied to 1 GHz with 5×5 harmonic frequency multiplication and 2×2 multiplier frequency multiplication. The 1 GHz signal is sent to AD9910 as the reference clock. And the frequency control of MCU to AD9910 is adopted. As a result, a highly stable and controllable high-frequency signal source system of 50-200 MHz is realized. The test results are satisfactory.

Key words: signal and information processing; 50-200 MHz high-frequency signal source; GPS taming clock; AD9910; frequency multiplier circuit

0 引言

随着计算机的普及和各类信息技术的发展, 现代科研与测量各领域对信号源频率的准确度与稳定度的要求越来越高, 要求的频率范围也越来越大。频率源的性能是伴随着现代频率合成技术的进步而发展的, 现代频率合成技术有 3 个阶段^[1]: 一阶段是早期的直接式频率合成 (direct frequency synthesis, DS); 二阶段是锁相环频率合成 (phase-locked loop synthesis, PLL) 技术; 三阶段是直接数字频率合成 (direct digital frequency synthesis, DDS) 技术。DDS 的实现有多种方式, 既可以采用 CPLD/FPGA 等可编程逻辑器件^[2], 也可以采用集成化较高的 DDS 芯片^[3]。诸多半导体公司的集成 DDS 已经非常成熟, 且具有频率分辨率高、范围宽、频率转换快、芯片体积小、成本低、功耗小、控制灵活等诸多优点。DDS 几乎已经覆盖了整个测试测量领域, 从低频测量^[4]到高频宽带测量^[5]领域均得到了广泛应用。然而, 无论哪种频率合成方式均是通过相位累加的方式合成频率, 因此对于参考时钟源的要求很高, 一般的晶体振荡器已经不能满足高精度应用的要求, 原子钟等高精度高稳定基准源开始应用于频率合成领域^[6]。由于原子钟频率的性能优异, 其输出频率稳定度极高, 长期稳定度可达到 $10^{-13} \sim 10^{-11}$ 量级, 精度之高可以用于量子领域离子囚禁等高精度物理实验中^[7]。然而, 原子钟的短期稳定度较差且造价较高, 在某些场合使

用时有诸多不便,继而产生了通过GPS信号来驯服晶振以改善其振荡信号的性能,替代原子钟并实现相近精度效果研究成果^[8]。在保证精度与频率稳定度的前提下,大大降低了系统的实现成本。本文即采用GPS驯服钟作为10 MHz的频率基准源,通过 5×5 的谐波倍频电路级联 2×2 的乘法倍频电路产生1 GHz的参考时钟信号。再采用ADI公司的AD9910,并配以ARM芯片来实现高频率高精度的信号发生系统。

1 DDS 的基本原理

DDS的基本结构包括相位累加器、正弦查询表、数模转换器(digital analog converter, DAC)及低通滤波器(low-pass filter, LPF)等。DDS原理如图1所示。

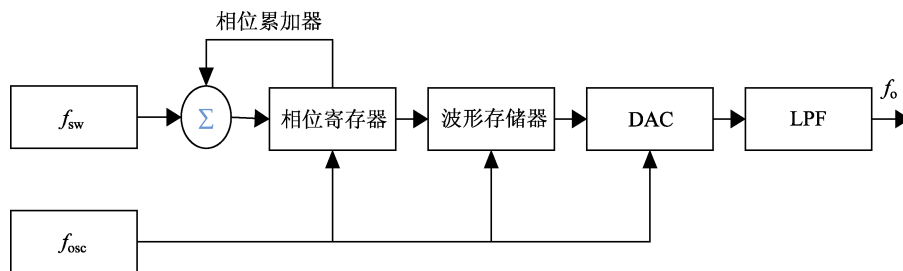


图1 DDS基本原理

Fig. 1 Basic principle of DDS

输出信号的频率和基准时钟的频率存在如下关系:

$$f_o = f_{osc} \times \frac{f_{sw}}{2^N}, \quad (1)$$

其中, f_o 为输出信号频率; f_{osc} 为基准时钟频率; f_{sw} 为频率控制字; N 为频率控制位数。

f_{osc} 用于各器件的同步。为提高输出信号 f_o 的精度和频率稳定度,系统时钟应选用高稳定度高精度的标准频率信号 f_s , 一般可选用高稳定度的石英晶体振荡器,若需要更高的精准度,可选用铷原子振荡器、铯原子钟等高稳定度原子钟。本文分别采用铷原子钟和GPS驯服钟作为频率标准源,通过倍频电路产生基准时钟1 GHz的标准信号作为基准时钟 f_{osc} ,大大提高了输出信号的输出范围和频率稳定度,实现了50~200 MHz的频率输出。由于参考时钟频率与频率控制位数 N 均为固定值,因此只需要改变频率控制字 f_{sw} 即可实现输出不同的频率值。且易知 N 值越大,频率分辨率越高。

相位累加器由相位寄存器和加法器构成。每来一个脉冲相位累加器就会累加一次,累加量取决于频率控制字,再在相位寄存器中存入累加结果,相位范围为 $0 \sim 2\pi$, 每来一个时钟脉冲,相位累加器就会访问波形查询表一次,在波形查询表里存放相位信息与数字化波形幅度相对应的表,继而输出的数字化波形再经过DAC转换从而输出该波形对应的阶梯信号,最后通过合适的LPF得到完美的信号。

不过根据Nyquist定理,以正弦波为例,若要输出理想波形,在理想LPF的条件下,输出频率必须小于基准时钟频率的50%,即

$$f_o < \frac{1}{2} f_{osc}. \quad (2)$$

若超出此范围,其一阶镜像频率会落在Nyquist带宽内,造成杂散。由于实际的LPF存在过渡带的问题,为更好地去除杂散,一般将DDS的输出频率限制在 $0.4f_{osc}$ 内。故当AD9910参考时钟的频率为1 GHz时,理论上可以满足输出频率为400 MHz的要求,输出最高频率200 MHz也完全可以满足。

2 系统设计

2.1 硬件电路设计

该信号源系统在硬件组成上包括 GPS 驯服电路、倍频电路、滤波电路、宽带放大电路、AD9910 模块、液晶显示、键盘、缓冲及嵌入式控制模块, 该系统的总体方案如图 2 所示。

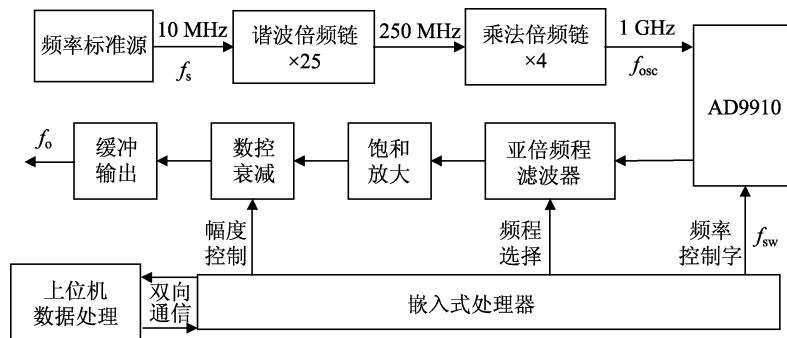


图 2 硬件电路整体设计方案

Fig. 2 Hardware circuit overall design scheme

其中, 频率标准源可以由 GPS 驯服恒温晶振提供。GPS 驯服可采用简化的时间数字转换器 (time to digital converter, TDC) 式硬件结构^[9], 亦可采用传统的模拟和数字锁相方法, 用获得的 GPS 信号与分频后的恒温晶振鉴相, 并锁定输出具有 GPS 星载原子钟高频率稳定度特点的 10 MHz 标准频率信号 f_s 。本文采用常用的锁相方法来驯服恒温晶振从而较为容易得到频率特性更好的时钟信号。GPS 驯服电路方案如图 3 所示。

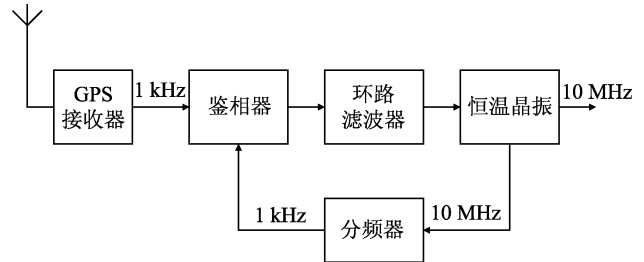


图 3 GPS 驯服电路示意图

Fig. 3 GPS taming circuit sketch diagram

图 3 中, GPS 接收器模块采用 ublox 公司的 NEO-7M 模块, 通过合适的配置后即可输出具有较好频率特性的 1 kHz 频率信号, 通过该信号与 10 000 分频后的晶振信号进行鉴相处理, 调整合适的环路滤波器参数, 即可输出用 GPS 信号校准后的 10 MHz 信号。

再经过外部倍频链路倍频至 1 GHz 作为 AD9910 的参考时钟。倍频电路采用 $5 \times 5 \times 2 \times 2$ 的方式实现 100 倍频, 前两级通过选频倍频实现连续的两次 5 倍频, 采用高频双栅场效应管 3sk223 作为放大器, 通过单调谐回路级联双调谐回路实现选频倍频和放大^[10], 合理设置场效应管的工作点, 选频级双栅场效应管工作在截止区, 放大级双栅场效应管工作在线性区。后两级采用乘法倍频的方式, 将输入信号与自身混频获得其对应的倍频信号, 然后通过滤波和放大最终得到可作为 DDS 参考时钟的 1 GHz 信号。时钟输入后, 通过嵌入式处理器对 AD9910 进行控制并输出频率。

AD9910 输出频率后, 为消除谐波频率干扰并抑制输出频率杂散分量, 采用亚倍频程滤波器对输出信号进行滤波^[11], 将 50~200 MHz 划分为 3 个通频带来设计带通滤波器, 分别设计出 48~76, 75~130, 126~210 MHz 的带通滤波器, 通过分路器对输出的信号有选择地进行滤波。电路结构图如图 4 所示。

图4中, 宽带多路复用器采用 ADG904 集成芯片, 其 37 dB 隔离带宽可达 1 GHz, 且具有低插入损耗的特点, 完全符合本设计要求。之后再经由饱和放大、数控衰减即可实现输出幅值可控的射频信号。

2.2 软件结构设计

本系统采用 stm32 单片机作为主控制器, 从上位机获得控制信息, 从而实现相应的控制功能, 主要用于对 AD9910 的频率/相位/幅度控制字进行相应的计算, 并根据计算结果对 AD9910 进行设置; 还可设置相关的扫描参数, 实现快速扫描并稳定锁频。根据所需要的信号对程控衰减器以及多路复用器进行相应的设置, 实现较好的波形输出。图5为该系系统主要的工作流程图。

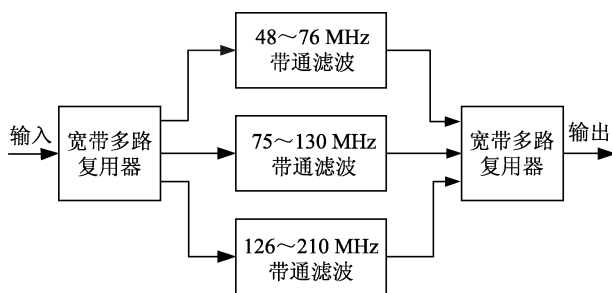


图4 滤波器电路示意框图

Fig. 4 Filter circuit schematic diagram

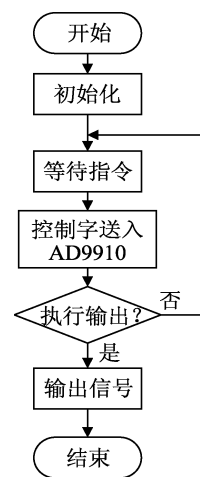


图5 程序流程图

Fig. 5 Program flow diagram

开始工作对程序进行初始化之后等待进一步的控制信息, 等到频率或者相位控制字, 最后通过放大和程控衰减得到所要输出的信号。

3 系统测试

本文给出了一种基于 GPS 驯服钟的高频信号源的设计方案并加以实现。在完成相关的软硬件制作调试之后, 实现了相应的功能。采用频差倍增法^[12]对 GPS 驯服时钟电路输出的 10 MHz 信号进行测试, 以下是对于电路和系统主要参数的测量结果。

电源型号: JM-3;

供电电压: 12 V;

电路功率: 15 W;

输入频率: 10 MHz;

GPS 接受器芯片型号: NEO-7M;

恒温晶振型号: BLILEY NV47A1282.

对该信号源测得阿伦方差结果如表 1 所示。

由表 1 可知, 通过 GPS 驯服后, 恒温晶振的频率稳定度得到了较好的改善, 其长期频率稳定度量级已经接近原子钟, 并且短期和长期的频率稳定度均良好, 符合高频信号源对于频率源的需求。

再以该频率标准信号为基准, 倍频获得 1 GHz 的参考时钟信号输入 DDS, 能够正常输出正弦波信号, 对输出信号的部分指标进行测试。通过饱和放大和程控衰减, 最小输出信号幅值为 0.01 V, 由于饱和放

大对不同频率增益有所偏差, 其最大输出幅值略有波动, 但基本稳定, 表 2 为对典型频点最大幅值的测量结果。

表 1 多次测量阿伦方差计算结果
Tab. 1 Calculation results of arrow variance

时间/s	第一组	第二组	第三组	第四组	第五组	第六组
1	2.57E-11	2.63E-11	2.54E-11	2.55E-11	2.54E-11	2.56E-11
2	2.07E-11	2.14E-11	2.17E-11	2.05E-11	2.08E-11	2.07E-11
4	1.57E-11	1.53E-11	1.48E-11	1.56E-11	1.56E-11	1.58E-11
8	1.07E-11	1.04E-11	1.17E-11	1.06E-11	1.08E-11	1.17E-11
10	1.07E-11	1.05E-11	1.12E-11	1.01E-11	1.01E-11	1.01E-11
20	1.07E-11	7.21E-12	7.26E-12	7.26E-12	7.26E-12	7.26E-12
40	1.07E-11	5.67E-12	5.72E-12	5.70E-12	5.74E-12	5.71E-12
80	1.07E-11	5.17E-12	5.14E-12	5.12E-12	5.14E-12	5.12E-12
100	1.07E-11	4.77E-12	4.76E-12	4.78E-12	4.78E-12	4.78E-12
200	1.07E-11	5.26E-12	5.24E-12	5.26E-12	5.28E-12	5.23E-12
400	1.07E-11	6.12E-12	6.20E-12	6.11E-12	6.12E-12	6.12E-12
800	1.07E-11	8.24E-12	8.10E-12	8.20E-12	8.17E-12	8.21E-12
1 000	1.07E-11	9.31E-12	9.31E-12	9.31E-12	9.28E-12	9.31E-12
2 000	1.07E-11	1.48E-11	1.48E-11	1.46E-11	1.48E-11	1.47E-11
4 000	1.07E-11	1.98E-11	1.96E-11	1.96E-11	1.96E-11	1.97E-11

除了信号的频率与幅值, DDS 的扫频功能也是衡量 DDS 性能的一个重要指标, 对 DDS 进行扫频测试, 并计算得到捷变时间, 如表 3 所示。

表 2 典型频点最大输出电压测试结果 (V)

Tab. 2 Typical frequency maximum output voltage test results (V)

频率/MHz	第一组	第二组	第三组
50	2.48	2.49	2.48
75	2.55	2.55	2.55
100	2.64	2.64	2.65
125	2.65	2.66	2.65
150	2.71	2.71	2.71
175	2.64	2.65	2.64
200	2.63	2.63	2.63

表 3 频率捷变时间测试结果

Tab. 3 Frequency agile time test results

扫频带宽/MHz	扫频步进/Hz	扫频时间/s	捷变时间/ns
10.00	1.00	4.83	483
20.00	1.00	9.68	484
30.00	1.00	14.45	482
40.00	1.00	19.40	485
50.00	1.00	24.21	484
60.00	1.00	29.36	489
70.00	1.00	34.14	488

4 结论

信号源是电子信息系统的重要组成部分, 在各种测量测试及控制领域均有着非常重要的作用, 尤其是在高频领域, 信号源对于通信系统的信号处理、调制解调均有着非常重要的作用。由于频率提高, 大部分恒温晶振的频率稳定度已经不能满足。本文主要实现了通过 GPS 驯服恒温晶振, 并通过相应的倍频链路为 DDS 提供参考时钟信号, 结合相应的硬件电路和软件程序实现了高稳定高频信号源, 由于采用了 GPS 校准的晶振而非原子钟作为时钟, 降低了高精度高频信号源的成本, 同时其性能也非常优越。

[参考文献] (References)

- [1] 刘林, 田进军, 刘朝辉, 等. 基于 DDS 和直接频率合成技术的超宽带捷变频源设计与实现[J]. 兵工学报, 2010, 31 (12): 1648-1652.
LIU L, TIAN J J, LIU Z H, et al. Ultra-wideband frequency agile source design and implementation based on DDS and direct frequency synthesis[J]. Acta Armamentarii, 2010, 31(12): 1648-1652. (in Chinese)
- [2] 何锡君, 陈华础. 基于 System Generator 的 DDS 设计与实现[J]. 现代雷达, 2008, 30 (2): 88-90.
HE X J, CHEN H C. Design and realization of DDS technology based on System Generator[J]. Modern Radar, 2008, 30(2): 88-90. (in Chinese)
- [3] 杨晨, 冯超. 基于 DDS 的高精度频率信号源的实现[J]. 电子测试, 2011 (12): 82-85.
YANG C, FENG C. Design of high-accuracy frequency signal synthesizer based on DDS[J]. Electronic Test, 2011(12): 82-85. (in Chinese)
- [4] 徐晓霞. 基于 ARM 与 DDS 的高精度正弦信号发生器设计[J]. 电子设计工程, 2015, 23 (23): 186-189.
XU X X. The design of high precision signal generator based on ARM and DDS[J]. Electronic Design Engineering, 2015, 23(23): 186-189. (in Chinese)
- [5] 王佳荣, 崔炜, 冯驰, 等. 基于 DDS 的高频率高精度信号发生器[J]. 吉林大学学报 (信息科学版), 2016, 34 (4): 501-506.
WANG J R, CUI W, FENG C, et al. Research and realization of high precision high frequency signal generator based on DDS[J]. Journal of Jilin University (Information Science Edition), 2016, 34(4): 501-506. (in Chinese)
- [6] 刘阳, 崔永俊, 王晋伟, 等. 基于精密时间基准测试仪的高精度信号源的设计[J]. 仪表技术与传感器, 2016 (11): 50-53.
LIU Y, CUI Y J, WANG J W, et al. Design of high-precision signal source based on precision time benchmark[J]. Instrument Technique and Sensor, 2016(11): 50-53. (in Chinese)
- [7] 张静. 离子囚禁系统的高精度射频信号源的设计与实现[D]. 武汉: 武汉理工大学, 2014.
ZHANG J. Design and implementation of ion of high precision radio frequency signal source system[D]. Wuhan: Wuhan University of Technology, 2014. (in Chinese)
- [8] 裴敬芝. 卫星定位系统驯服的高精度频率源[D]. 武汉: 武汉理工大学, 2013.
PEI J Z. Satellite positioning system to tame the high-precision frequency source[D]. Wuhan: Wuhan University of Technology, 2013. (in Chinese)
- [9] 陆加海, 张同双, 陶小红, 等. 基于 TDC 的 GPS 驯服恒温晶振系统设计[J]. 电讯技术, 2011, 51 (12): 113-116.
LU J H, ZHANG T S, TAO X H, et al. Design of a GPS disciplined OCXO system based on TDC[J]. Telecommunication Engineering, 2011, 51(12): 113-116. (in Chinese)
- [10] 金伟正, 陶琴, 杨光义, 等. 高频谐振功率放大及倍频实验电路的设计[J]. 实验室研究与探索, 2016, 35 (9): 214-218.
JIN W Z, TAO Q, YANG G Y, et al. Design of the experimental circuits for high frequency resonance power amplifier and frequency multiplier[J]. Research and Exploration in Laboratory, 2016, 35(9): 214-218. (in Chinese)
- [11] 黎琴, 唐静, 李斌, 等. 短波接收机 DDS 本振源的优化设计[J]. 武汉理工大学学报 (信息与管理工程版), 2014 (4): 452-455, 464.
LI Q, TANG J, LI B, et al. Optimized design of local oscillator based on DDS of short-wave receiver[J]. Journal of Wuhan University of Technology (Information & Management Engineering Edition), 2014(4): 452-455, 464. (in Chinese)
- [12] 张凯. 小型频标与频率稳定度测量系统[J]. 电气自动化, 2012, 34 (4): 76-78.
ZHANG K. Small frequency standard and frequency stability measurement system[J]. Electrical Automation, 2012, 34(4): 76-78. (in Chinese)